

Gallium nitride based light emitting element

Publication number: TW503591B

Publication date: 2002-09-21

Inventor: MORIMOTO TAIJI (JP)

Applicant: SHARP KK (JP)

Classification:

- international: H01L33/00; H01S5/042; H01S5/323; H01S5/343;
H01L33/00; H01S5/00; (IPC1-7): H01L33/00

- European: H01L33/00B4C

Application number: TW20010115592 20010627

Priority number(s): JP20000192212 20000627

Also published as:



US6611004 (B2)



US2002000558 (A1)

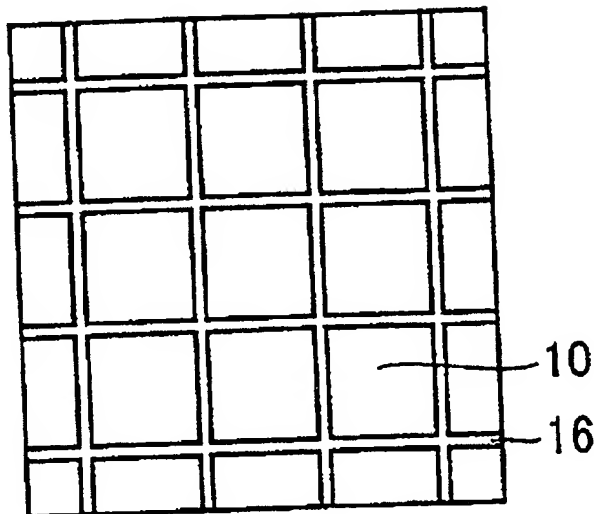


JP2002016311 (A)

[Report a data error here](#)

Abstract of TW503591B

A gallium nitride based light emitting element includes an n type electrode formed on one main surface of an n type gallium nitride substrate, in which the area ratio of the n type electrode with respect to the area of the one main surface is set to be in the range of at least 5% and at most 60%, and the n type electrode includes an n type ohmic electrode layer for introducing current.



Data supplied from the esp@cenet database - Worldwide

中華民國專利公報 [19] [12]

[11]公告編號：503591

[44]中華民國 91年(2002) 09月21日

發明

全 8 頁

[51] Int.Cl.⁰⁷ : H01L33/00

[54]名 稱：鎵氮化物基發光元件

[21]申請案號：090115592 [22]申請日期：中華民國 90年(2001) 06月27日

[30]優先權：[31]2000-192212 [32]2000/06/27 [33]日本

[72]發明人：

森本 泰司 日本

[71]申請人：

夏普股份有限公司 日本

[74]代理人：陳長文 先生

1

[57]申請專利範圍：

- 1.一種鎵氮化物基發光元件，包括在一個n型鎵氮化物基材之主要表面上形成n型電極，其中該n型電極對該主要表面之面積的面積比率是設定在至少5%及最多60%的範圍之間，並且該n型電極包括用來導入電流之n型歐姆電極層。
- 2.根據申請專利範圍第1項之鎵氮化物基發光元件，其中該n型電極進一步包括補充電極層，其與該歐姆電極層電接觸。
- 3.根據申請專利範圍第2項之鎵氮化物基發光元件，其中該歐姆電極層與該補充電極層具有彼此不同的二維形狀。
- 4.根據申請專利範圍第1項之鎵氮化物基發光元件，其中該歐姆電極層係選自Ti、Sc、La、Y、Hf及Zr的任何一種。
- 5.根據申請專利範圍第2項之鎵氮化物

2

- 基發光元件，其中該補充電極包含Pt、Al、Ag、Au及W的任何一種。
- 6.根據申請專利範圍第1項之鎵氮化物基發光元件，其中該基材的厚度為至少40微米。
- 7.根據申請專利範圍第1項之鎵氮化物基發光元件，其中該n型電極的厚度是在至少0.3微米及最多2微米之間。
10. 圖式簡單說明：
圖1A為一個平面圖，代表根據本發明之具體實施例1中，一個發光元件裡n型鎵氮化物基材背面上的n型電極型態，並且圖1B為一個剖面圖，代表該發光元件之堆疊層結構。
15. 圖2A為一個平面圖，代表根據本發明之具體實施例2中，一個發光元件裡n型鎵氮化物基材背面上的n型電極型態，並且圖2B為一個剖面圖，代表該發光元件之堆疊層結構。
- 20.

五、發明說明 (1)

本發明之背景

本發明之領域

本發明係關於一種鎵氮化物基發光元件，使用鎵氮化物基材來製造，並且更特別地，係關於發光元件之電極的改進。

背景技藝之敘述

已被實際使用之大部份的習用鎵氮化物基發藍光元件，是使用藍寶石基材來製造的。然而，藍寶石基材是絕緣的，並因此其需要形成正及負墊電極，用於電線鍵結在基材之同一表面上。此對每一個基材晶圓可獲得之晶片數目增加、而減少發光元件晶片尺寸的企圖加上一個限制。

使用n型SiC基材之發藍光元件也被實際使用。在此，當SiC基材為導電的，不必要形成正及負墊電極兩者來用於電線鍵結在基材之同一表面上，並且因此可能減少發光晶片的尺寸。然而，在SiC基材與在其上堆疊之鎵氮化物基半導體層之間有晶格常數的差異。因此，必需在基材上形成一個緩衝層，並且為了得到底層之平坦的結晶表面，其必需形成厚底層。

為了解決這些問題，本發明人使用導電的鎵氮化物基材製造一種發光元件。

在此，當SiC基材為導電的，不必要形成正及負墊電極兩者，來用於電線鍵結在基材之同一表面上，其可能減少發光晶片的尺寸，並且因此其可能增加每一個基材晶圓上所獲得之晶片數目。再者，在鎵氮化物基材與在其上堆疊之

五、發明說明(2)

鎵氮化物基半導體之間幾乎沒有晶格常數的差異。因此，緩衝層變成不需要的，並且厚底層的形成也變成不需要。

雖然使用鎵氮化物基材之發光元件被了解，在發光元件上觀察到的現象為：當導電繼續一段長時間時，光學輸出降低。

本發明之摘要

因此，本發明之目的是提供有令人滿意之生產效率的鎵氮化物基發藍光元件，其具有高亮度及高可靠性。

根據本發明之鎵氮化物基發光元件包括在一個n型鎵氮化物基材之主要表面上形成一n型電極，n型電極對該主要表面之面積的面積比率是設定在至少5%及最多60%的範圍，並且該n型電極包括n型歐姆電極層，用來導入電流。

該n型電極可進一步包括補充電極層，其與n型歐姆電極層有電路接觸。該歐姆電極層及補充電極層可具有不同的二維形狀。

歐姆電極層可以選自Ti、Sc、La、Y、Hf及Zr的金屬來形成。補充電極可以選自Pt、Al、Ag、Au及W的金屬來形成。

較佳的是：n型鎵氮化物基材的厚度為至少40微米。較佳的是：在基材上形成之n型電極的厚度是在至少0.3微米及最多2微米的範圍內。

本發明前述及其他的目的、特色、觀點及優點，當與伴隨之圖示連結時，會從本發明下列詳細敘述中變得更明顯。

圖1A為一個平面圖，代表根據本發明之具體實施例1中，一個發光元件裡n型鎵氮化物基材背面上的n型電極型態

五、發明說明(7)

材背面，因其大的基材厚度，而被從與取向附生生長層接觸的基材表面分離時，有減少進入取向附生生長層之缺陷及應變的效應。

更特定地，在根據本發明之鎵氮化物基發光元件中，較佳的是改進發光元件的可靠性：在n型鎵氮化物基材背面上之n型電極型態的電極覆蓋比率為5%至60%，電極金屬的厚度為最多2微米，並且基材的厚度為最少40微米。

做為n型電極，不只可使用建立與基材欧姆接觸的電極層，也有電極結構，包括補充電極層，用於電線鍵結而建立導電，或改進與黏合發光元件錠狀物到基材上之黏合劑的可濕性。

下列，根據本發明使用鎵氮化物基材之發光元件的具體實施例被更詳細地敘述。

圖1A至7B代表使用n型鎵氮化物基材之發光元件的基材側電極二維結構及剖面結構。在這些圖示中，參考號碼10代表一個n型鎵氮化物基材，11代表n型InGaAlN包覆層，12a代表量子壁(quantum well)層，12b代表障礙層，13代表p型InGaAlN包覆層，14代表p型InGaAlN接觸層，15代表p型電極，16代表n型電極，16a代表n型電極欧姆接觸電極層且16b代表n型補充電極層。

圖1A及1B代表n型電極16在晶格中形成的結構。

圖2A及2B代表n型電極16形成為islands的結構。

圖3A及3B代表晶格形狀之n型補充電極層16b形成的結構，與相同晶格形狀之n型欧姆接觸電極層16a重疊。

五、發明說明(8)

圖4A及4B代表將圖3A及3B中所顯示之結構部份改變所獲得的結構，其中n型補充電極層16b以相對於n型歐姆接觸電極層16a一個角度的位移而堆疊。

圖5A及5B代表一個結構，其中晶格形狀之n型補充電極層16b被堆疊，以連結在矩陣中排列之許多長方形的n型歐姆接觸電極層16a。

圖6A及6B代表一個結構，其中圖5A及5B中所顯示之n型歐姆接觸電極層16a及n型補充電極層16b的形狀為相反的。

圖7A及7B代表將圖1A及1B中所顯示之結構部份改變所獲得的一個結構，其中在n型鎵氮化物基材的一面，除了n型歐姆接觸電極層16之外，提供用於導電電線的鍵結墊16b，並且發光元件晶片之p面被黏合於基材上。

圖8的圖示顯示：相對於開始導電時之起始光學輸出的導電1000小時後光學輸出比率、以及在前進電流20毫安培之終端間的電壓，相對應於n型電極之電極覆蓋比率。

如圖8所見，當電極覆蓋比率從100%降低時，在導電一段長時間之後的光學輸出降低被抑制。當電極覆蓋比率為60%或更小時，此效應特別明顯。

對照之下，當有20毫安培之前進電流時，在終端之間的電壓稍微逐漸增加，而電極覆蓋比率減少。為此之理由為：當電極覆蓋比率減少時，對基材之電流導電區域變得更小，電極接觸電阻增加，並且因此以電阻增加而增加之電壓降組份必須被補償。已發現：當電極覆蓋比率為5%或更少，終端之間的電壓增加為相當大的。這是因為由於電極

圖 1A

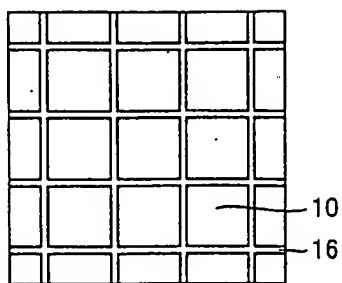


圖 1B

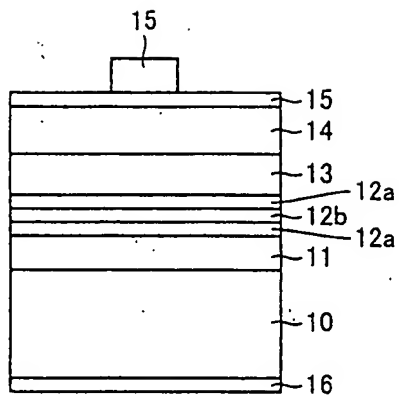


圖 2A

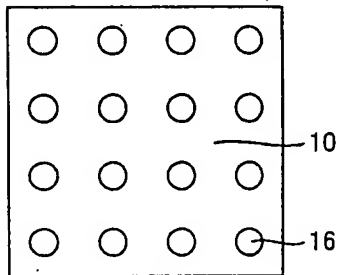


圖 2B

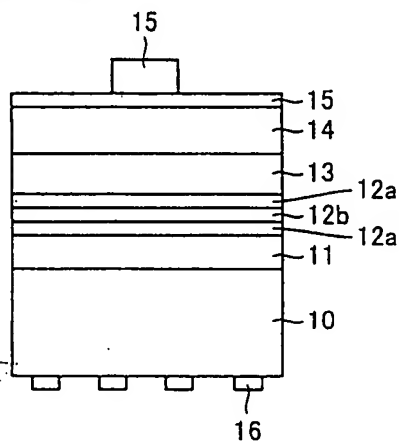


圖 3A

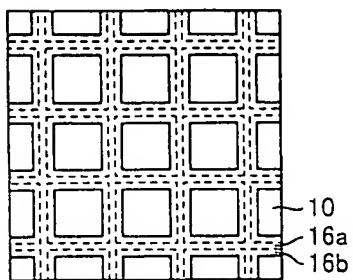


圖 3B

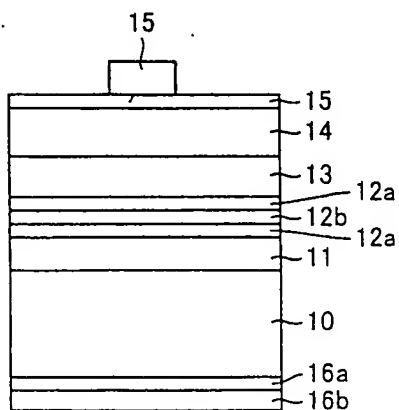


圖 4A

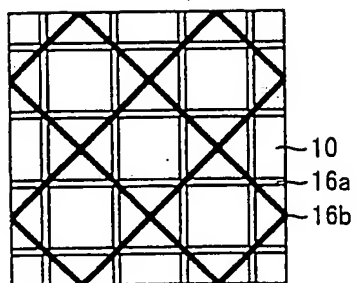


圖 4B

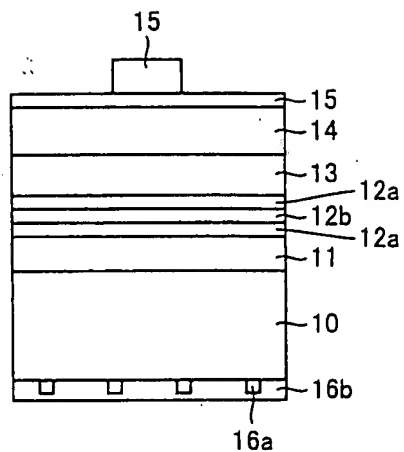


圖 5A

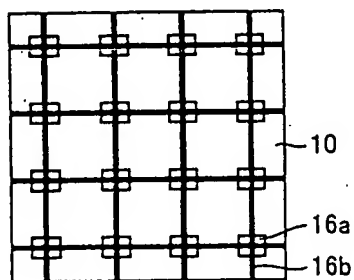


圖 5B

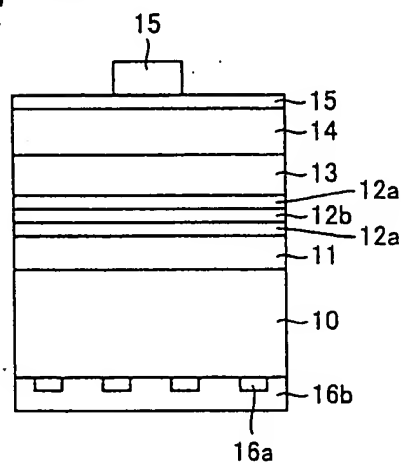


圖 6A

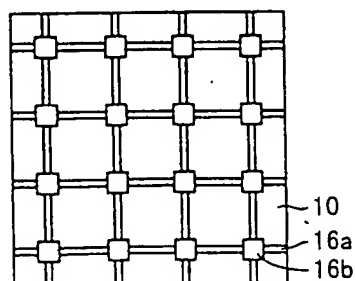


圖 6B

